

XCL102/XCL103 シリーズ

JTR28011-005a

コイル一体型昇圧 DC/DC コンバータ (micro DC/DC)

☆Green Operation 対応

■概要

XCL102/XCL103シリーズは、コイルと制御ICを一体化した超小型(2.5mm×2.0mm, h=1.0mm)の昇圧micro DC/DCコンバータです。回路に同期整流方式を採用することでダイオードが不要となり、外付け部品はセラミックコンデンサを2個だけで高効率な昇圧電源回路を作ることができます。外付け部品が減ることで回路が簡素化され基板レイアウトによるノイズや動作トラブルを最小限に抑えることができます。

入力電圧範囲は0.65V~6.0V、出力電圧は2.2V~5.5V(精度±2.0%)の範囲で、0.1Vステップで設定可能です。制御方式はPWM固定制御とPWM/PFM自動切替制御タイプを用意しております。XCL102シリーズはPWM固定制御により出力リップルを抑えることができ、XCL103シリーズはPWM/PFM自動切替制御により軽負荷から重負荷まで全領域にて高効率を実現します。

また、XCL102D/XCL103Dタイプは、 C_L ディスチャージ機能によりスタンバイモード時、高速に出力電圧を低下させ、出力機器の誤動作を防止します。XCL102E/XCL103Eタイプはバイパススイッチ機能により入力と出力を導通し、リアルタイムクロックなどの駆動を可能にします。

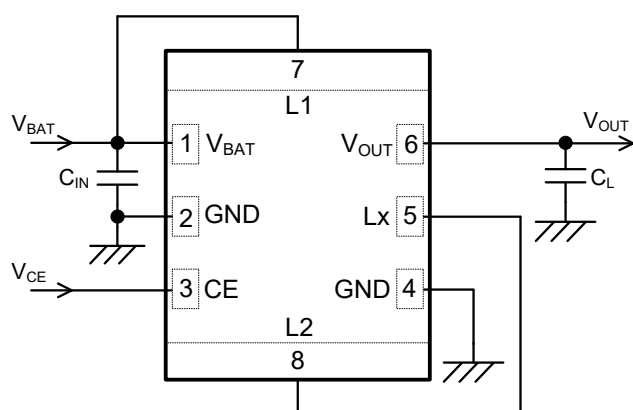
■用途

- ポータブル機器
- 美容・健康機器
- ウェアラブル機器
- ゲーム・ホビー
- PC 周辺機器
- 1~3 セルアルカリ電池、ニッケル水素電池または1セルのリチウム電池を使用する各種汎用電源

■特長

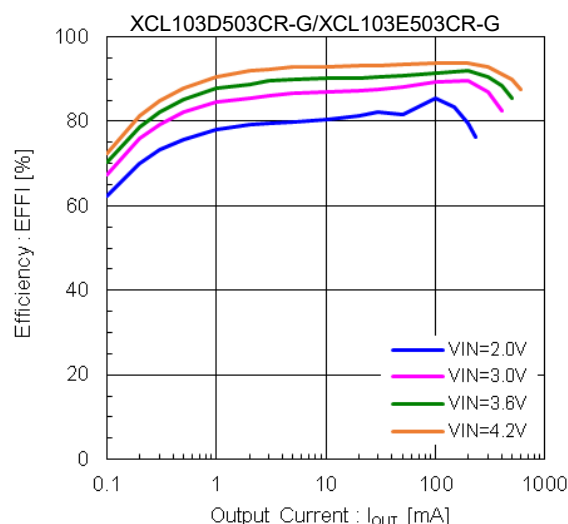
入力電圧範囲	: 動作保持電圧 0.65V ~ 6.0V 起動電圧 0.9V ~ 6.0V
出力電圧設定範囲	: 2.2V ~ 5.5V (0.1V ステップ)
発振周波数	: 3.0MHz
入力電流	: 0.8A
出力電流	: 450mA @ $V_{OUT}=5.0V$, $V_{BAT}=3.3V$ 280mA @ $V_{OUT}=3.3V$, $V_{BAT}=1.8V$
制御方式	: PWM (XCL102) PWM/PFM 自動切替 (XCL103)
高速過渡応答保護回路	: 100mV@ $V_{OUT}=3.3V$, $V_{BAT}=1.8V$, $I_{OUT}=1mA \rightarrow 200mA$ 過電流制限(積分ラッチ方式) 出力ショート保護
機能	: ソフトスタート 負荷切断 (D タイプ) C_L オートディスチャージ (D タイプ) バイパススイッチ (E タイプ)
容量	: セラミックコンデンサ対応
動作周囲温度	: -40°C ~ 85°C
パッケージ	: CL-2025-02
環境への配慮	: EU RoHS 指令対応、鉛フリー

■代表標準回路



■代表特性例

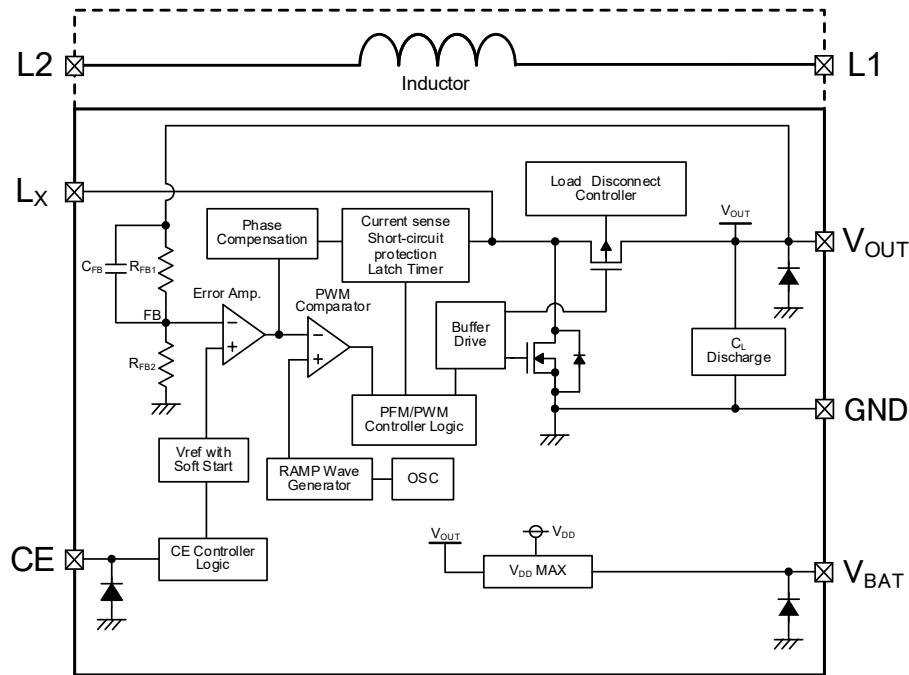
- 効率-出力電流特性例



XCL102/XCL103 シリーズ

■ブロック図

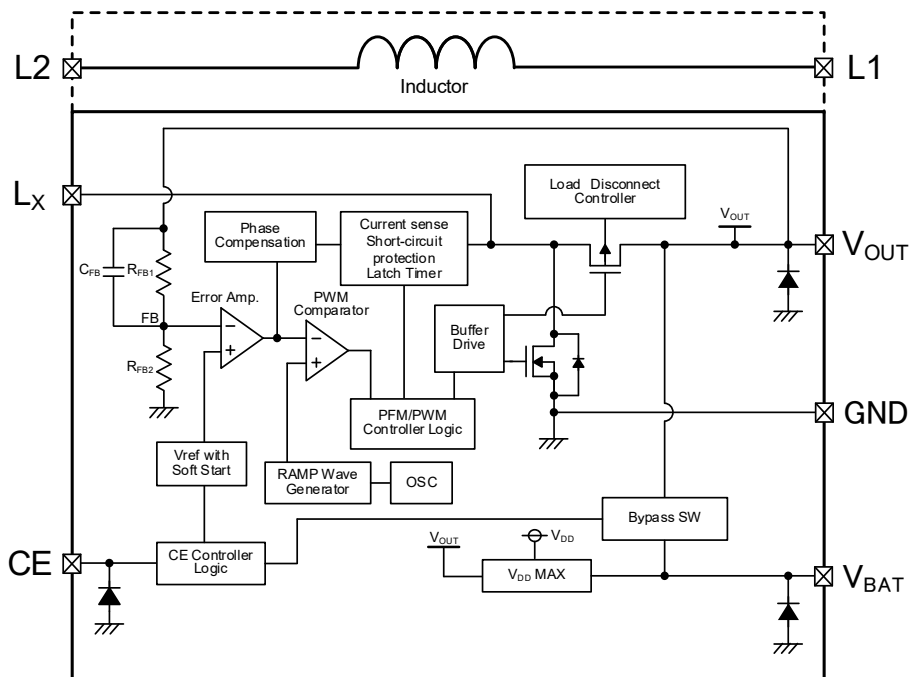
●Dタイプ



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

* XCL102 シリーズは PWM 制御に固定されます。

●Eタイプ



* 上図のダイオードは、静電保護用のダイオードと寄生ダイオードです。

* XCL102 シリーズは PWM 制御に固定されます。

■製品分類

●品番ルール

XCL102①②③④⑤⑥-⑦ PWM 制御

XCL103①②③④⑤⑥-⑦ PWM/PFM 自動切替制御

DESIGNATOR	ITEM	SYMBOL	DESCRIPTION
①	Type	D	Refer to Selection Guide
		E	
②③	Output Voltage	22 ~ 55	Output Voltage options e.g.)3.3V → ②=3, ③=3 5.0V → ②=5, ③=0
④	Oscillation Frequency	3	3.0MHz
⑤⑥-⑦ ^(*)	Package (Order Unit)	CR-G	CL-2025-02 (3,000pcs/Reel)

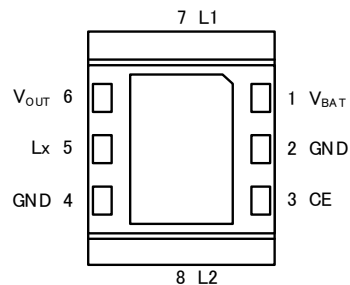
^(*)“-G”は、ハロゲン&アンチモンフリーかつ EU RoHS 対応製品です。

●セレクションガイド

Type	Output Voltage	Chip Enable	Soft-Start	Current Limit	Short Protection With Latch	C _L Auto-Discharge	Shutdown at CE="L"
D	Fixed	Yes	Fixed	Yes (with integral latch)	Yes	Yes	Complete Output Disconnect ^(*)
E	Fixed	Yes	Fixed	Yes (with integral latch)	Yes	-	Input-to-Output Bypass ^(*)

^(*)V_{OUT} 端子は、別系統の電源(AC アダプタなど)の出力端子と接続出来ません。

■端子配列



(BOTTOM VIEW)

*放熱板は実装強度強化及び放熱の為、参考パターンレイアウトと参考メタルマスクデザインでの
はんだ実装を推奨しています。

*放熱板を端子に接続する場合は GND(Pin2, 4)へ接続して下さい。

■端子説明

PIN NUMBER	PIN NAME	FUNCTIONS
1	V _{BAT}	Power Input
2	GND	Ground
3	CE	Chip Enable
4	GND	Ground
5	Lx	Switching
6	V _{OUT}	Output Voltage
7	L1	Inductor Electrodes
8	L2	

XCL102/XCL103 シリーズ

■ 機能表

PIN NAME	SIGNAL	STATUS
CE	L	Stand-by
	H	Active

* CE 端子をオープンで使用しないで下さい。

■ 絶対最大定格

PARAMETER	SYMBOL	RATINGS	UNITS
V _{BAT} Pin Voltage	V _{BAT}	-0.3 ~ 7.0	V
Lx Pin Voltage	V _{Lx}	-0.3 ~ 7.0	V
V _{OUT} Pin Voltage	V _{OUT}	-0.3 ~ 7.0	V
CE Pin Voltage	V _{CE}	-0.3 ~ 7.0	V
Power Dissipation(Ta=25°C)	Pd	1000 (40mm x 40mm 標準基板) ^(*)	mW
Operating Ambient Temperature	Topr	-40 ~ 85	°C
Storage Temperature	Tstg	-55 ~ 125	°C

各電圧定格は GND 端子を基準とする。

^(*) 基板実装時の許容損失の参考データとなります。実装条件はパッケージインフォメーションをご参照下さい。

■電氣的特性

Ta=25°C

PARAMETER	SYMBOL	CONDITIONS	MIN.	TYP.	MAX.	UNITS	CIRCUIT
BAT Voltage	V _{BAT}		-	-	6.0	V	①
Output Voltage	V _{OUT}	Voltage to start oscillation while V _{OUT} =V _{OUT(T)} × 1.03 → V _{OUT(T)} × 0.97	<E-1>	<E-2>	<E-3>	V	⑤
Operation Start Voltage	V _{ST1}	R _L =1kΩ	-	-	0.90	V	①
Operation Hold Voltage	V _{HLD}	R _L =1kΩ	-	0.65	-	V	①
Quiescent Current (XCL103)	I _q	V _{OUT} =V _{BAT} = V _{OUT(T)} +0.5V	-	26	40	μA	③
Supply Current	I _{DD}	V _{OUT} =V _{BAT} = V _{OUT(T)} -0.2V	-	<E-5>	3.0	mA	③
Oscillation Frequency	f _{OSC}	V _{BAT} = V _{OUT(T)} × 0.5, I _{OUT} =100mA	2.4	3.0	3.6	MHz	①
Maximum Duty Cycle	D _{MAX}	V _{BAT} =1.2V, V _{OUT} = V _{OUT(T)} -0.2V	88	93	98	%	⑤
Minimum Duty Cycle	D _{MIN}	V _{OUT} =V _{BAT} = V _{OUT(T)} +0.5V	-	-	0	%	⑤
PFM Switching Current (XCL103)	I _{PFM}	V _{BAT} =1.5V, R _L is selected with V _{OUT(T)} , Refer to Table 1	-	165	230	mA	①
Efficiency (XCL103)	EFFI	V _{BAT} = V _{OUT(T)} × 0.6, R _L is selected with V _{OUT(T)} , Refer to Table 1	-	86 ^{(*)3}	-	%	①
Efficiency	EFFI	V _{BAT} = V _{OUT(T)} × 0.6, I _{OUT} = 100mA	-	90 ^{(*)3}	-	%	①
Stand-by Current	I _{STB}	V _{BAT} =V _{Lx} =6.0V, V _{CE} =0V, ^{(*)1}	-	0	1.0	μA	⑦
Lx SW "Pch" ON Resistance	R _{LXP}	V _{BAT} =V _{Lx} = 6.0V, I _{OUT} =200mA	-	0.3 ^{(*)2}	-	Ω	④
Lx SW "Nch" ON Resistance	R _{LXN}		-	0.3 ^{(*)3}	-	Ω	①
Lx SW "H" Leakage Current	I _{LXLH}	V _{BAT} =6.0, V _{CE} =0V, V _{Lx} =6.0V, V _{OUT} =0V	-	0	1.0	μA	⑦
Current Limit	I _{LIM}	V _{BAT} = V _{OUT(T)} -0.2V, R _{Lx} =1Ω	<E-6>	<E-7>	<E-8>	A	⑥
Integral Latch Time	t _{LAT}	V _{BAT} = V _{OUT(T)} -0.2V, R _{Lx} =1Ω, Time from current limit start to stop Lx oscillation	25	100	365	μs	⑥
Latch Release Voltage	V _{LAT_R}	After the integral latch was operated, R _L is selected with V _{OUT(T)} , Refer to Table 1 V _{BAT} = V _{OUT(T)} -0.2V → 0.9V	0.9	1.2	1.5	V	①
Short-circuit Protection Threshold Voltage	V _{SHORT}	V _{BAT} =V _{OUT(T)} -0.2V, R _L =0Ω	-	V _{BAT} ^{(*)3}	-	V	①
Soft-Start Time	t _{SS}	V _{BAT} = V _{OUT(T)} × 0.6, V _{OUT} =V _{OUT(T)} × 0.9, After "H" is fed to CE, the time by when clocks are generated at Lx pin.	0.2	0.5	1.0	ms	⑤
C _L Discharge Resistance (Type D)	R _{DCHG}	V _{BAT} =3.3V, V _{OUT} =3.3V, V _{CE} =0V	100	180	400	Ω	②
Bypass SW Resistance (Type E)	R _{BSW}	V _{BAT} = 3.3V, V _{OUT} =0V, V _{CE} =0V	100	180	400	Ω	②
CE "H" Voltage	V _{CEH}	V _{OUT} = V _{OUT(T)} -0.15V, Applied voltage to V _{CE} , Voltage changes Lx to be generated.	0.8	-	6.0	V	⑤
CE "L" Voltage	V _{CEL}	V _{OUT} = V _{OUT(T)} -0.15V, Applied voltage to V _{CE} , Voltage changes Lx to "H" level	GND	-	0.2	V	⑤
CE "H" Current	I _{CEH}	V _{BAT} =6.0V, V _{OUT} =6.0V, V _{Lx} =6.0V, V _{CE} =6.0V,	-0.1	0.0	0.1	μA	②
CE "L" Current	I _{CEL}	V _{BAT} =6.0V, V _{OUT} =6.0V, V _{Lx} =6.0V, V _{CE} =0V	-0.1	0.0	0.1	μA	②
Inductance	L	Test Freq.=1MHz	-	1.5	-	μH	-
Inductor Rated Current	I _{CEL}	ΔT=+40deg	-	1000	-	mA	-

V_{OUT(T)}:設定電圧

測定条件：特に指定の無き場合、V_{BAT}=1.5V, V_{CE}=3.3V, Lx:OPEN, R_{Lx}=56Ω

(*)1 XCL102D, XCL103D タイプは V_{OUT}=0V, XCL102E, XCL103E タイプは V_{OUT}: OPEN

(*)2 XCL103D タイプは設計値

(*)3 設計値

■電気的特性

表 1. 負荷抵抗 R_L 条件表

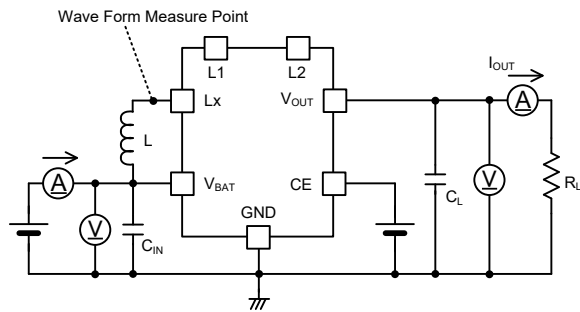
$V_{OUT(T)}$	R_L
UNITS:V	UNITS: Ω
$2.2 \leq V_{OUT(T)} < 3.1$	220
$3.1 \leq V_{OUT(T)} < 4.3$	330
$4.3 \leq V_{OUT(T)} \leq 5.5$	470

表 2. SPEC Table

NOMINAL OUTPUT VOLTAGE	V_{OUT}			I_{DD}	I_{LIM}		
	<E-1>	<E-2>	<E-3>	<E-5>	<E-6>	<E-7>	<E-8>
UNITS	V	V	V	mA	A	A	A
$V_{OUT(T)}$	MIN.	TYP.	MAX.	TYP.	MIN.	TYP.	MAX.
2.2	2.156	2.200	2.244	0.705	-	1.11	2.30
2.3	2.254	2.300	2.346	0.736	-	1.14	2.30
2.4	2.352	2.400	2.448	0.767	-	1.17	2.30
2.5	2.450	2.500	2.550	0.797	-	1.19	2.30
2.6	2.548	2.600	2.652	0.828	-	1.22	2.30
2.7	2.646	2.700	2.754	0.858	-	1.24	2.30
2.8	2.744	2.800	2.856	0.889	-	1.26	2.30
2.9	2.842	2.900	2.958	0.919	-	1.28	2.30
3.0	2.940	3.000	3.060	0.950	0.96	1.30	2.30
3.1	3.038	3.100	3.162	0.981	0.97	1.30	2.30
3.2	3.136	3.200	3.264	1.011	0.97	1.30	2.30
3.3	3.234	3.300	3.366	1.042	0.98	1.30	2.30
3.4	3.332	3.400	3.468	1.072	0.98	1.30	2.30
3.5	3.430	3.500	3.570	1.103	0.99	1.30	2.30
3.6	3.528	3.600	3.672	1.134	0.99	1.30	2.30
3.7	3.626	3.700	3.774	1.164	1.00	1.30	2.30
3.8	3.724	3.800	3.876	1.195	1.00	1.30	2.30
3.9	3.822	3.900	3.978	1.225	1.01	1.30	2.30
4.0	3.920	4.000	4.080	1.256	1.01	1.30	2.30
4.1	4.018	4.100	4.182	1.286	1.02	1.30	2.30
4.2	4.116	4.200	4.284	1.317	1.02	1.30	2.30
4.3	4.214	4.300	4.386	1.348	1.03	1.30	2.30
4.4	4.312	4.400	4.488	1.378	1.03	1.30	2.30
4.5	4.410	4.500	4.590	1.409	1.04	1.30	2.30
4.6	4.508	4.600	4.692	1.439	1.04	1.30	2.30
4.7	4.606	4.700	4.794	1.470	1.05	1.30	2.30
4.8	4.704	4.800	4.896	1.501	1.06	1.30	2.30
4.9	4.802	4.900	4.998	1.531	1.06	1.30	2.30
5.0	4.900	5.000	5.100	1.562	1.07	1.30	2.30
5.1	4.998	5.100	5.202	1.592	1.07	1.30	2.30
5.2	5.096	5.200	5.304	1.623	1.08	1.30	2.30
5.3	5.194	5.300	5.406	1.653	1.08	1.30	2.30
5.4	5.292	5.400	5.508	1.684	1.09	1.30	2.30
5.5	5.390	5.500	5.610	1.715	1.09	1.30	2.30

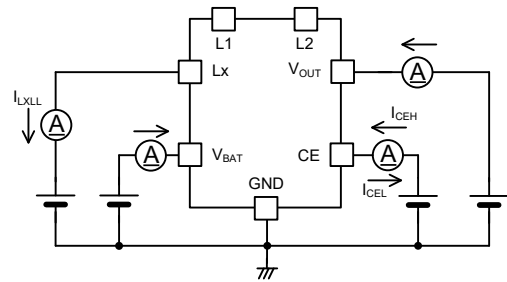
■測定回路例

< Circuit No.① >

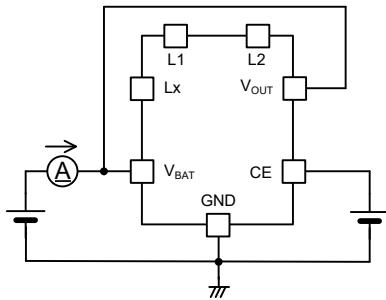


※External Components
 C_{IN} : 10 μ F (ceramic)
 C_L : 10 μ F (ceramic)
 L : 1.5 μ H(selected inductor)

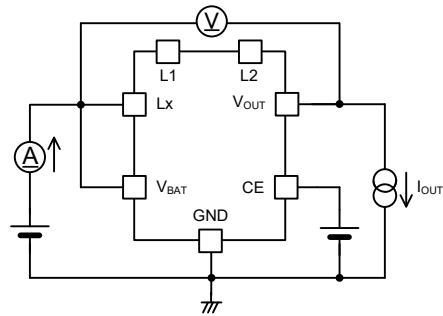
< Circuit No.② >



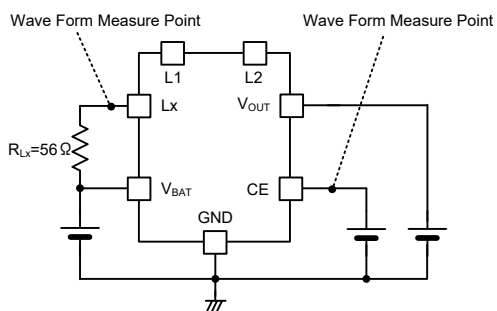
< Circuit No.③ >



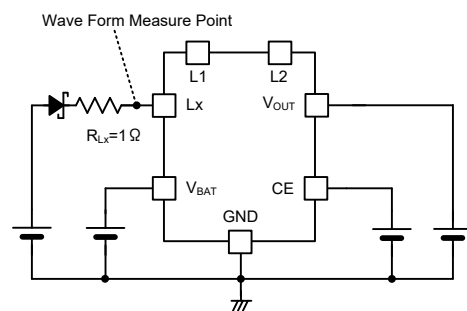
< Circuit No.④ >



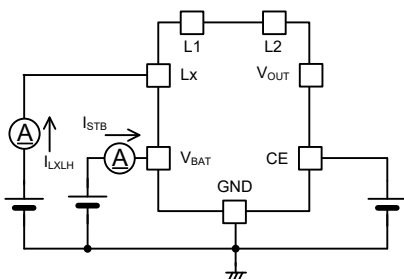
< Circuit No.⑤ >



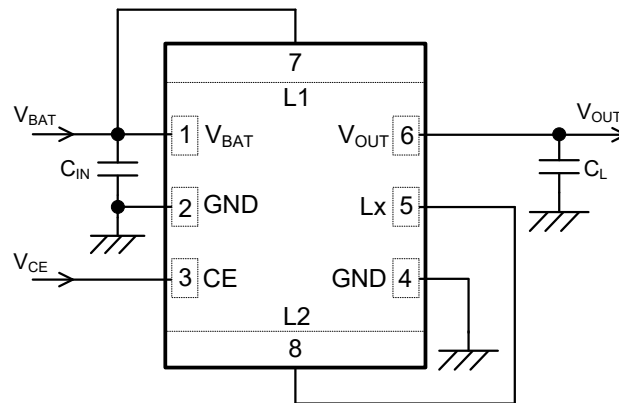
< Circuit No.⑥ >



< Circuit No.⑦ >



■標準回路例



【Typical Examples】

	MANUFACTURER	PRODUCT NUMBER	VALUE
C _{IN}	Taiyo Yuden	LMK107BBJ106MALT	10V/10uF
	Taiyo Yuden	TMK107BBJ106MA-T	25V/10uF
	TDK	C1608X5R0J106MT0A0E	6.3V/10uF
	TDK	C1608X5R1A106M	10V/10uF
C _L ^(*)	Taiyo Yuden	TMK107BBJ106MA-T	25V/10uF
	TDK	C1608X5R0J106MT0A0E	6.3V/10uF

*使用条件(周囲温度、入出力電圧)に応じて適切な部品を選択してください。容量抜け、耐圧等に配慮し部品選択をお願いします。

^(*) V_{BAT} ≥ 2V, V_{OUT(T)} ≥ 3.5V 且つ負荷電流が 200mA 以上となる場合は 2 個以上を並列接続でご使用下さい。

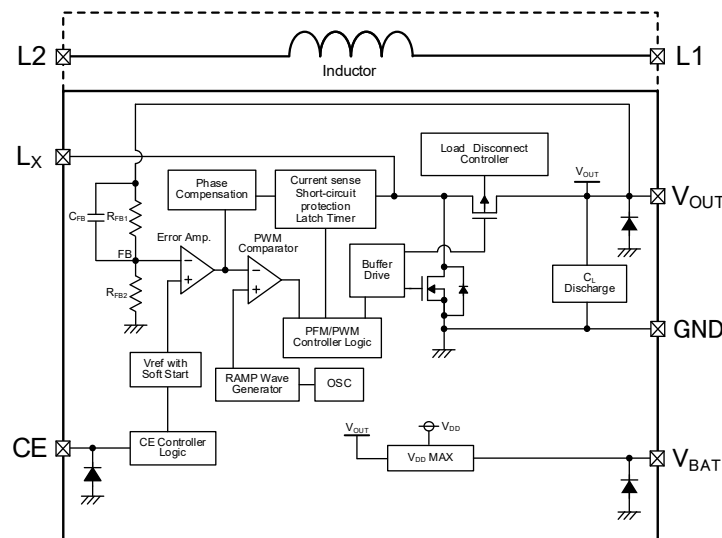
負荷容量 C_L の実効容量は TMK107BBJ106MA-T(太陽誘電製)と同等以上の容量が確保されるセラミックコンデンサをご使用下さい。

負荷容量 C_L にタンタル、低 ESR の電解コンデンサ等を使用した場合リップル電圧が大きくなります。

また、動作が不安定になる場合もありますので、実機にて十分ご確認下さい。

■動作説明

XCL102/XCL103 シリーズの内部は、基準電圧源、ランプ波回路、エラーアンプ、PWM コンパレータ、位相補償回路、Nch ドライバ Tr、Pch 同期整流スイッチ Tr、電流制限回路等で構成されています。(BLOCK DIAGRAM 参照)



< BLOCK DIAGRAM(タイプ D) >

エラーアンプは、内部基準電圧と出力電圧を R_{FB1} と R_{FB2} を通してフィードバックした電圧とを比較し、エラーアンプの出力信号に位相補償をかけ、PWM 動作時の Nch ドライバ Tr のオンタイムを決定するために PWM コンパレータに信号を入力します。

PWM コンパレータは、エラーアンプから来た信号とランプ波回路から来たランプ波の電圧を比較し、その出力信号をバッファードライブ回路に送り、Lx 端子からスイッチング信号のデューティ幅を出力します。この動作を連続的に行うことにより出力電圧を安定させています。

また、カレントフィードバック回路は、Nch ドライバ Tr のオンタイムの電流をモニタリングしてエラーアンプの出力信号に多重帰還信号として変調をかけています。これにより、セラミックコンデンサなどの低 ESR コンデンサを使用しても安定した帰還系が得られ、出力電圧の安定化が図られています。

< 基準電圧源、ソフトスタート機能 >

本 IC の出力電圧を安定にするため基準になるリファレンス電圧です。

CE 端子に“H”電圧を入力した後、エラーアンプに接続された基準電圧がソフトスタート期間に線形的に増加するように構成されています。これにより、内部抵抗 R_{FB1} と R_{FB2} 分割された電圧と基準電圧が釣り合った状態で制御され、出力電圧は基準電圧の増加に比例して上昇します。この動作により、入力電流の突入防止と出力電圧の滑らかな上昇が可能となります。

< ランプ波回路 >

スイッチング周波数はこの回路により決定されており、周波数は内部で 3.0MHz に固定されています。ここで生成されたクロックで PWM 動作に必要なランプ波が作られています。また、各内部回路もこのクロックに同期しています。

< エラーアンプ >

エラーアンプは出力電圧監視用のアンプです。出力電圧を R_{FB1} 、 R_{FB2} で分割した FB 電圧と基準電圧を比較します。FB 電圧が基準電圧より低いとき、エラーアンプの出力電圧は高くなるように動作します。エラーアンプの周波数特性は内部で最適化されています。

< VDD MAX >

VDD MAX 回路は VBAT 端子電圧と VOUT 端子電圧を比較し、どちらか高い電圧を IC の電源となるように動作します。

< シャットダウン機能、負荷切断機能 >

CE 端子に“L”電圧を入力することで IC はチップディセーブルとなり、Nch ドライバ Tr と Pch 同期整流スイッチ Tr はオフとなります。

XCL102/XCL103 の D タイプはシャットダウン中、Pch 同期整流スイッチ Tr の寄生ダイオードの向きがアノード: VOUT、カソード: Lx に固定され、入力側からの出力側への Pch 同期整流スイッチ Tr の寄生ダイオードによる導通を切断します。

< PWM/PFM 制御回路 >

PFM 動作時は、PWM コンパレータから送られてきた信号のタイミングで Nch ドライバ Tr をオンします。コイルに流れる電流がある一定電流 (I_{PFM}) に達するまで Nch ドライバ Tr をオンします。

PWM/PFM 制御回路は、PWM コンパレータから送られてきた信号とコイルに流れる電流がある一定電流 (I_{PFM}) に達するまでの時間を比較し、Nch ドライバ Tr のオン時間が長くなる方のパルスを出力します。このため、PWM/PFM の切り替えがスムーズに行われます。

XCL102 シリーズは、PWM コンパレータから送られてきた信号をそのまま出力します。

■動作説明

<最大電流制限、ショート保護>

XCL102/XCL103 シリーズの最大電流制限は Lx 端子に接続された Nch ドライバ Tr. を流れる電流を監視しており、最大電流制限とラッチ機能の複合となっています。(Fig.1 参照)

ショート保護は過電流状態で出力電圧がショート保護閾値電圧 (V_{SHORT}) 以下になった場合にラッチ停止する機能です。(Fig.2 参照)

- ① 電流制限値 (I_{LIM}) を超えた電流が Nch ドライバ Tr. に電流が流れると(コイル電流のピーク値に相当)、Nch ドライバ Tr. をターンオフし、クロック間オフを維持します。また過電流を検出した際に、積分ラッチタイマーを作動させます。
- ② 次のパルスのタイミングで Nch ドライバ Tr. はターンオンしますが、この時過電流状態であれば①と同様に Nch ドライバ Tr. はオフします。積分ラッチタイマーはカウントを継続します。
- ③ 積分ラッチタイマーのカウントが $100\mu s$ (t_{LAT} TYP.) 間続くと、Nch ドライバ Tr. と Pch 同期整流スイッチ Tr. がオフ状態でラッチされる機能が働きます。なお、ソフトスタート期間中 (t_{SS}) は、積分ラッチタイマーとラッチ機能は停止されます
- ④ 後続のパルスのタイミングで過電流状態でなくなれば、通常動作となります。積分ラッチタイマーはカウントを停止します

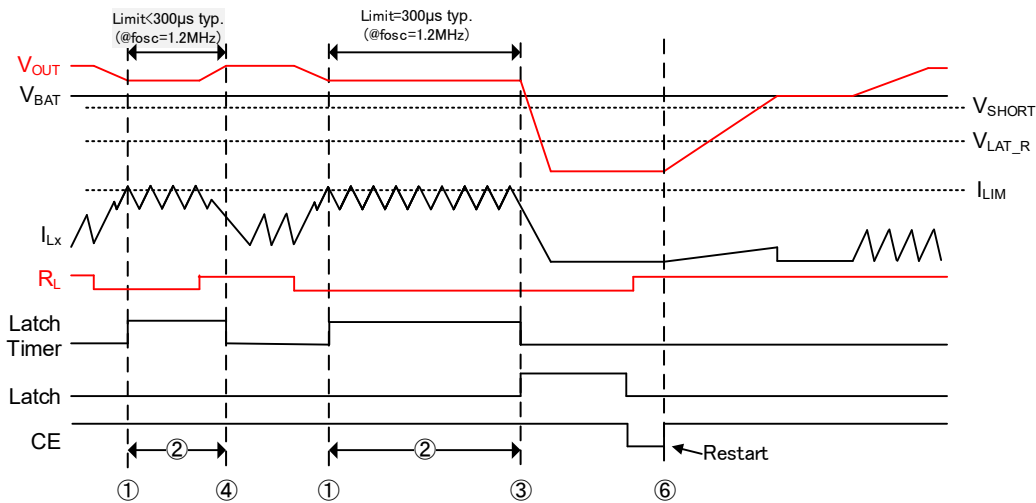


Fig. 1

- ⑤ 積分ラッチタイマーがカウント中に、出力電圧 V_{OUT} がショート保護閾値電圧 V_{SHORT} 以下になった場合、Nch ドライバ Tr. と Pch 同期整流スイッチ Tr. がオフ状態でラッチされる機能が働きます。ショート保護閾値電圧 V_{SHORT} は入力電圧 $V_{IN}(V_{BAT})$ に連動する閾値電圧です。
- ⑥ 一旦ラッチ状態になると、CE 端子で一度シャットダウンにして再起動するか、入力電圧 $V_{IN}(V_{BAT})$ をラッチ解除電圧 V_{LAT_R} 以下にすることで動作を再開します。再起動時はソフトスタート機能が働きます。
- ⑦ 入力電圧 $V_{IN}(V_{BAT})$ がラッチ解除電圧 V_{LAT_R} 以下の場合、積分ラッチタイマーとラッチ機能は停止されますが、電流制限機能は働きます。

* 内蔵 Nch ドライバ Tr. に流れる電流は、出力電流 I_{OUT} の電流とは異なりますのでご注意ください。

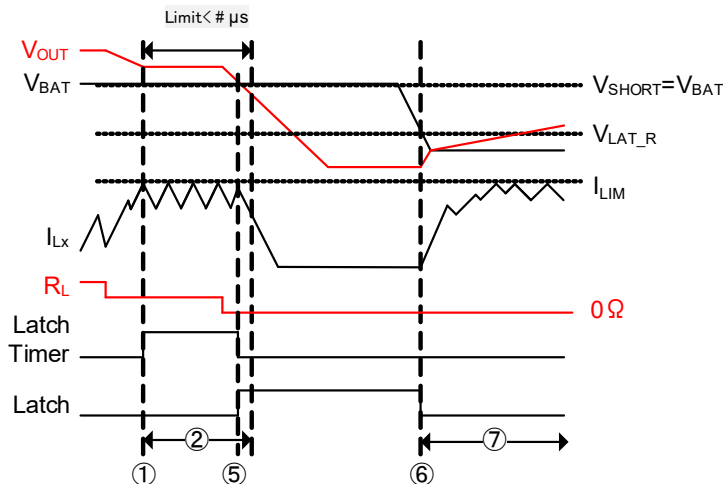


Fig. 2

■動作説明

<バイパススイッチ>

XCL102E タイプと XCL103E タイプは、シャットダウン時、V_{BAT} 端子と V_{OUT} 端子間がバイパススイッチによって導通します。なお、出力がグランドと短絡した場合は、バイパススイッチの抵抗値で電流が制限されます。

<C_L ディスチャージ機能>

XCL102D タイプと XCL103D タイプは、V_{OUT}-GND 端子間に接続された Nch Tr.により、シャットダウン時(CE 端子“L”レベル)に、負荷容量 C_L の電荷を高速ディスチャージすることが可能です。シャットダウン時に C_L の電荷が残っていることによるアプリケーションの誤動作を防止します。

放電時間は、この C_L 放電抵抗 R_{DCHG} と C_L によって決定されます。C_L 放電抵抗を R とし C_L の容量値を C としたとき、その時定数 $\tau = C \times R$ が定まり、次式によって出力電圧の放電時間が求められます。

しかしながら、C_L 放電抵抗 R_{DCHG} は、V_{BAT} または V_{OUT} 電圧によって変化するため、放電時間は容易に求めることは出来ません。したがって実機にて十分ご確認下さい。

$$V = V_{OUT(T)} \times e^{-t/\tau}$$

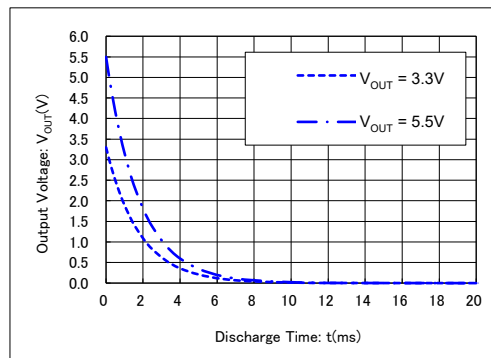
また t について展開すると

$$t = \tau \ln (V_{OUT(T)}/V)$$

V	: 放電後の出力電圧
V _{OUT(T)}	: 設定出力電圧値
t	: 放電時間
τ	: C _L × R _{DCHG}
C _L	: 出力コンデンサ(C _L)の容量値
R _{DCHG}	: C _L 放電抵抗の抵抗値 但し、V _{BAT} または V _{OUT} 電圧によって変化する。

Output Voltage Discharge characteristics

R_{DCHG} = 180Ω(TYP) C_L = 10μF



■使用上の注意

- 1) 一時的、過渡的な電圧降下および電圧上昇等の現象について、絶対最大定格を超える場合には、劣化または破壊する可能性があります。
- 2) DC/DC コンバータのようなスイッチングレギュレータはスパイクノイズやリップル電圧が生じます。これらは周辺部品や基板レイアウトによって大きく影響されます。設計される際は十分に実機にてご確認下さい。
- 3) DC/DC コンバータの特性は、本 IC の特性のみならず周辺部品に大きく依存しますので、各部品の仕様書及び標準回路例を参考の上、部品選定を行って下さい。特にコンデンサの特性には注意し B 特性 (JIS 規格) または X7R, X5R (EIA 規格) のセラミックコンデンサを使用して下さい。
- 4) GND 配線を十分強化して下さい。スイッチング時の電流による GND 端子の変動は、IC の動作を不安定にさせる場合があるので、特に GND 端子付近の強化を行って下さい。
- 5) 外付け部品はできる限り IC の近くの実装するようにして下さい。また、配線のインピーダンスを下げるため、太く短く配線して下さい。
- 6) 本製品の内部の伝搬遅延により、コイルに流れる電流値が電流制限値 I_{LIM} (電氣的特性) を超えることがあります。
- 7) CE 端子は CMOS 入力端子となっています。オープンで使用しないで下さい。また、 V_{BAT} や GND と接続する場合、 $1M\Omega$ までの抵抗をご使用下さい。ピン間ショートによる本製品および入出力に接続されているデバイスの誤動作を防ぐため、抵抗を接続することを推奨致します。
- 8) 最大電流制限は Nch ドライバ Tr. に流れる電流を監視し、Nch ドライバ Tr. に流れる電流を制限する機能です。Pch 同期整流スイッチ Tr. に流れる電流には制限をかけていません。 $V_{BAT} > V_{OUT}$ (出力電圧より高い入力電圧) の条件で使用する場合、負荷が短絡した時など過電流が Pch 同期整流スイッチ Tr. に流れた場合、IC を破壊する可能性があります。
- 9) 昇圧比が高いときに過剰な負荷電流が流れた場合、最大デューティ比によって I_{LIM} 以下で電流が制限される場合があります。この場合、最大電流制限と判定されないため、ラッチ動作にはなりません。
- 10) 基板の状態によって最大電流制限から解除され、積分ラッチ時間が長くなる場合や、ラッチ動作しない場合があります。
- 11) 重負荷や大容量出力コンデンサが接続された状況においては、最大電流制限と判定されソフトスタート時間経過後ラッチ機能が働き動作を停止する場合があります。特に高温下で起動し使用される場合、ソフトスタート時間が短くなりますのでご注意下さい。
- 12) 昇圧比が小さい条件では、PWM 制御の XCL102 シリーズは間欠発振する場合があります。
- 13) 昇圧比が小さい条件では、電流制限回路の伝播遅延時間より短い Nch ドライバ Tr. の ON 時間の場合、電流制限機能が働かない場合があります。この場合、最大電流制限と判定されないため、ラッチ動作にはなりません。
- 14) $V_{BAT} > V_{OUT}$ (出力電圧より高い入力電圧) にて使用する場合、Pch 同期整流スイッチ Tr. がオンになり、出力電圧は入力電圧と等しくなります。
- 15) 負荷容量に大容量のコンデンサ ($100\mu F$) 等を接続した場合、IC の保護回路が動作し出力電圧が立ち上がらないことがあります。
- 16) 入力電圧、出力電圧が共に低くなった場合、積分ラッチ機能、出力ショート保護機能が動作しない事があります。実機にて十分にご確認下さい。
- 17) 当社では製品の改善、信頼性の向上に努めております。しかしながら、万が一のためにフェールセーフとなる設計およびエージング処理など、装置やシステム上で十分な安全設計をお願いします。

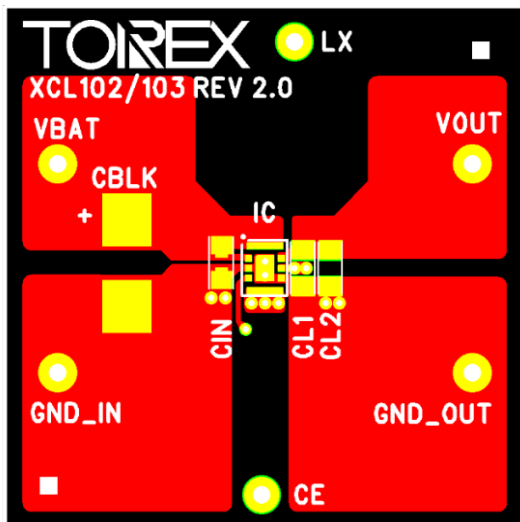
■使用上の注意

- 18) 本 IC はコイル一体型製品であるため、磁石の近傍などの強磁界の環境に配置しないで下さい。
強磁界の影響により、インダクタンス値の低下、効率の悪化および IC の異常動作を引き起こす可能性があります。
- 19) 基板レイアウト上の注意
- 配線のインピーダンスが高い場合、出力電流によるノイズの回り込みや位相ずれを起こしやすくなり、動作が不安定になる事がありますので入力コンデンサ(C_{IN})、出力コンデンサ(C_L)はできる限り IC の近くに実装して下さい。
- (1) V_{BAT} の変動をできるだけ抑える為に V_{BAT} 端子と GND 端子に最短でバイパスコンデンサ(C_{IN})を接続して下さい。
 - (2) 各周辺部品はできる限り IC の近くに実装して下さい。
 - (3) 周辺部品は配線のインピーダンスを下げる為、太く短く配線して下さい。
 - (4) スイッチング時の GND 電流による GND 電位の変動は IC の動作を不安定にする場合がありますので GND 配線を十分強化して下さい。
 - (5) 本製品はドライバ内蔵のためドライバに流れる電流とドライバ Tr. の ON 抵抗により発熱が生じますのでご注意ください。
- 20) 実装上の注意点として、搭載位置精度を 0.05mm 以内として下さい。
- 21) 実装はコイル端子を基準として実装をお願いします。
- 22) 外観について(コイル部)
コイルは、一般的な面実装タイプのチップコイル(インダクタ)仕様に準拠しており、キズ、フラックスの汚れ等がある場合があります。

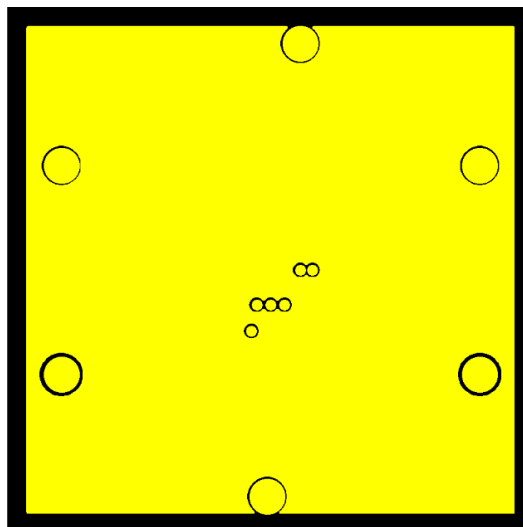
XCL102/XCL103 シリーズ

<参考パターンレイアウト>

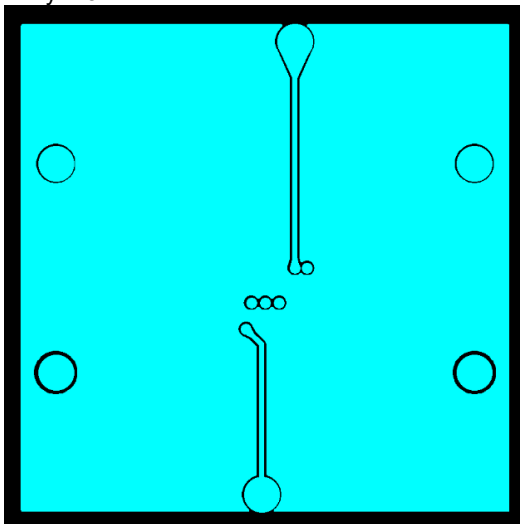
< Layer 1 >



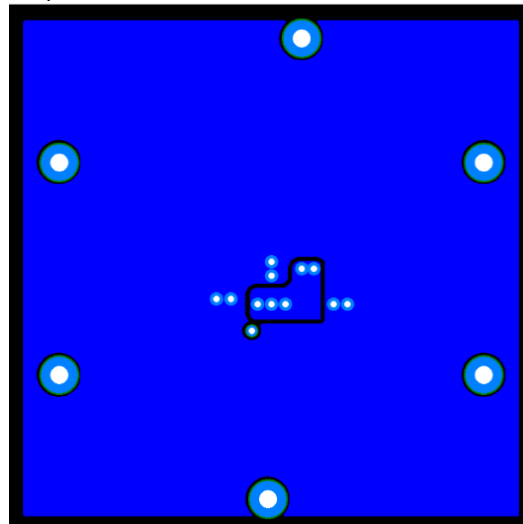
< Layer 2 >



< Layer 3 >

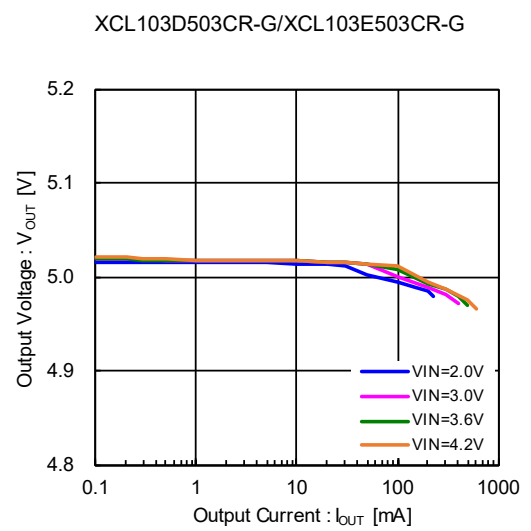
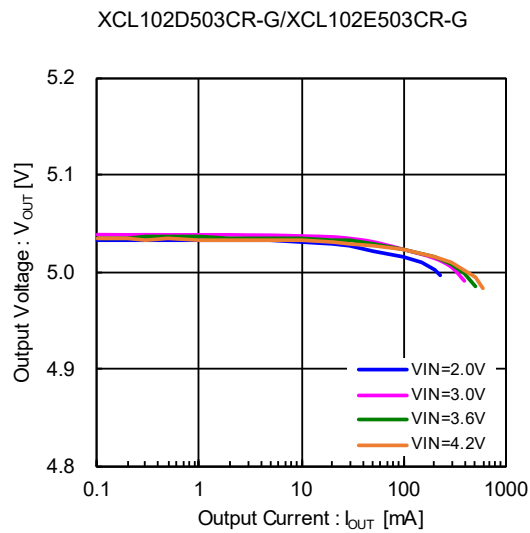
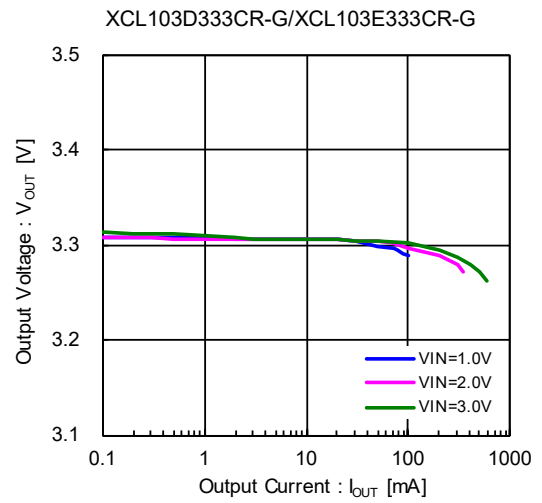
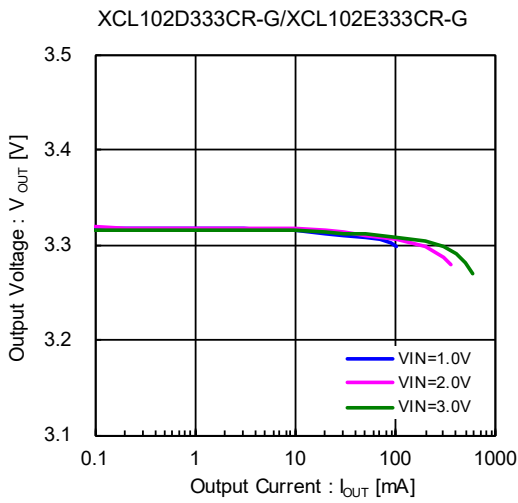


< Layer 4 >

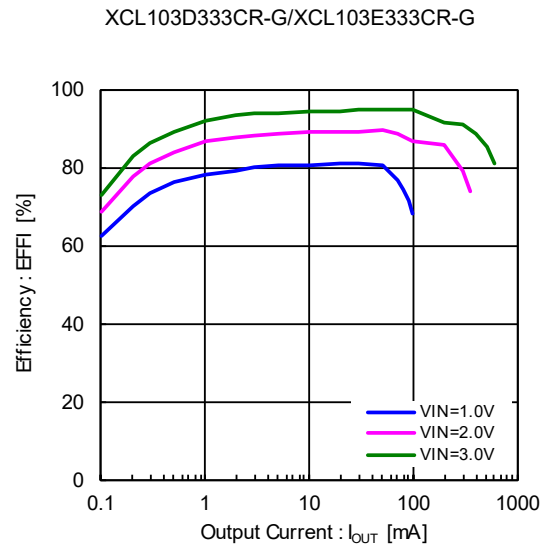
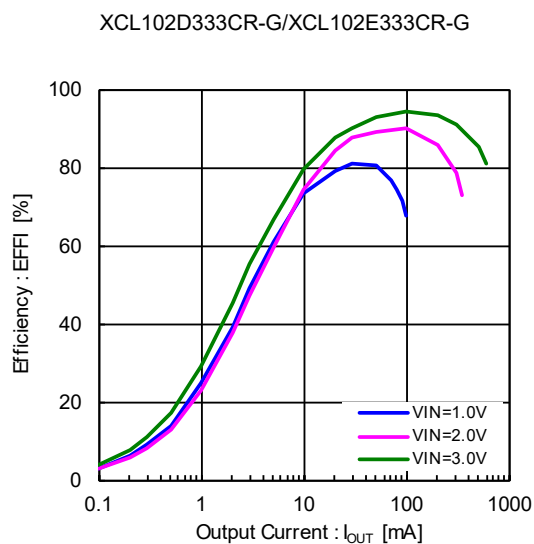


■ 特性例

(1) Output Voltage vs. Output Current

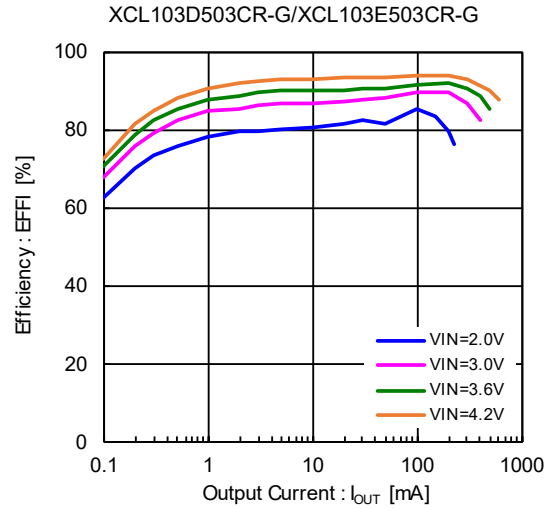
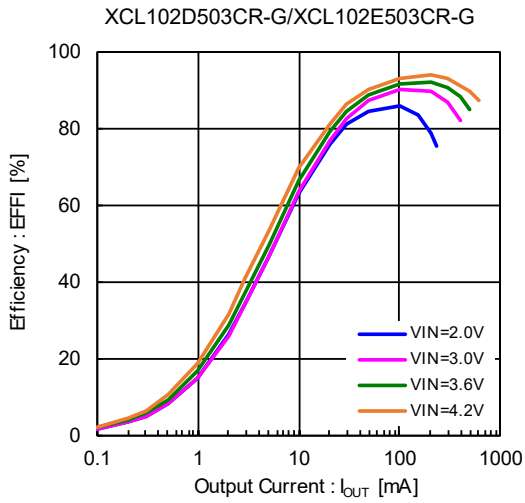


(2) Efficiency vs. Output Current

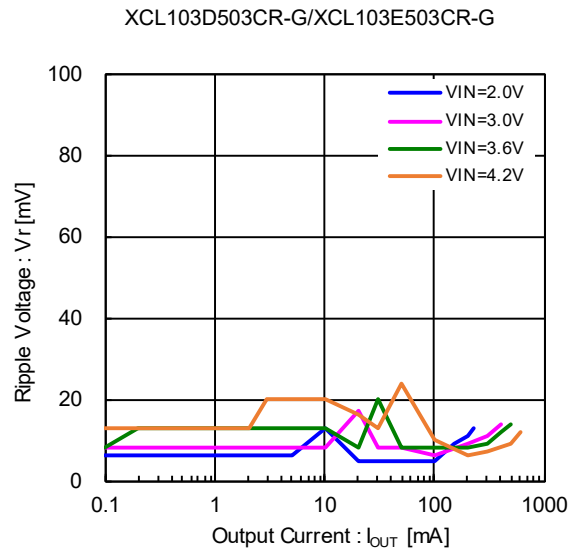
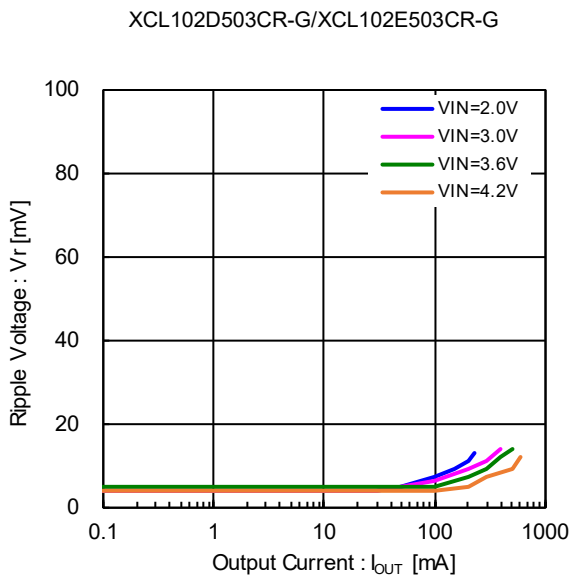
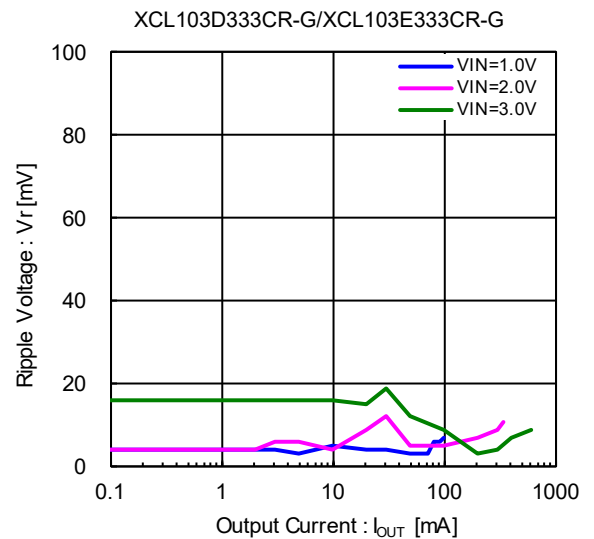
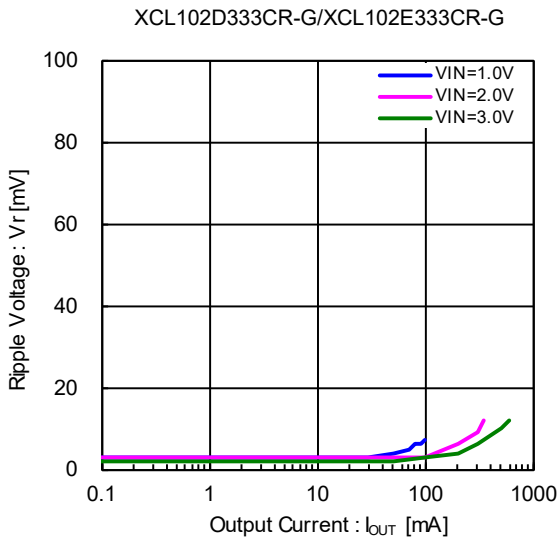


■ 特性例

(2) Efficiency vs. Output Current

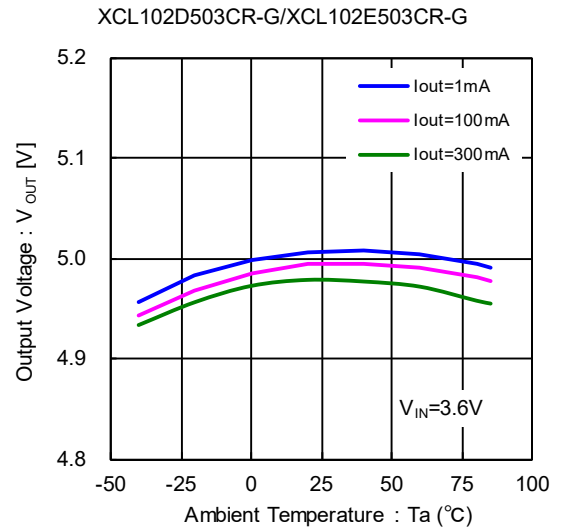
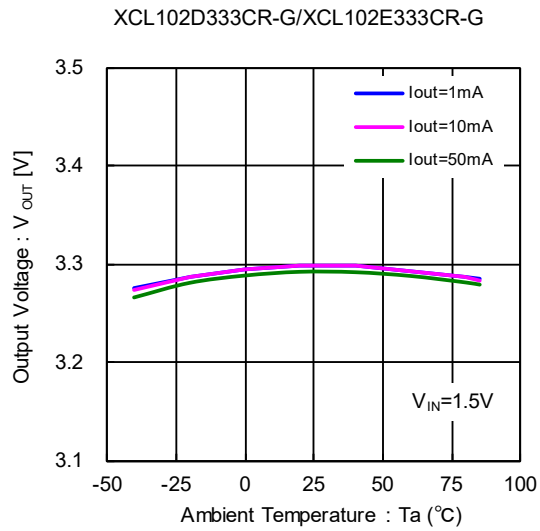


(3) Ripple Voltage vs. Output Current

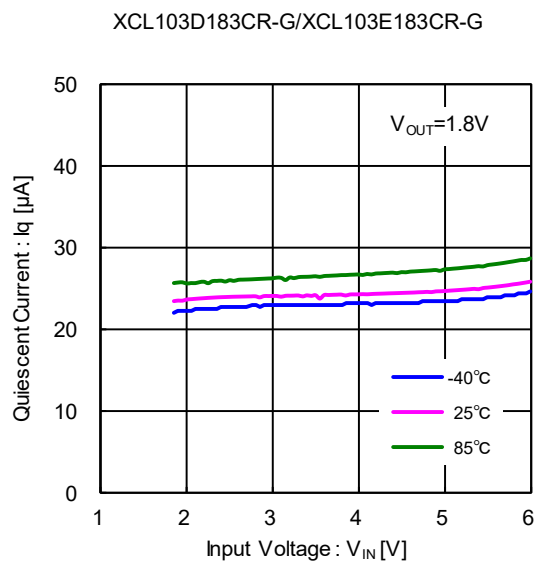


■ 特性例

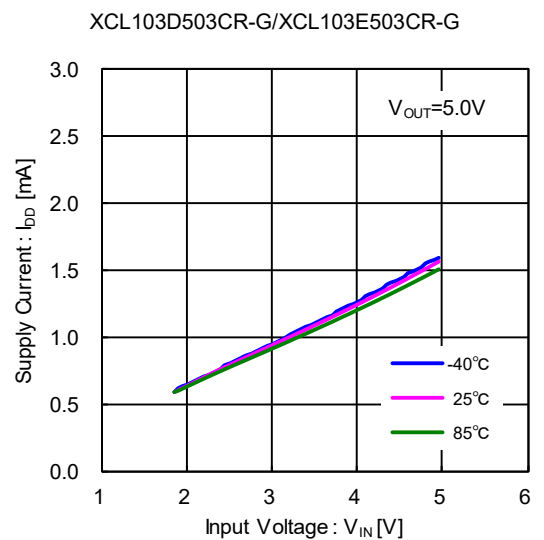
(4) Output Voltage vs. Ambient Temperature



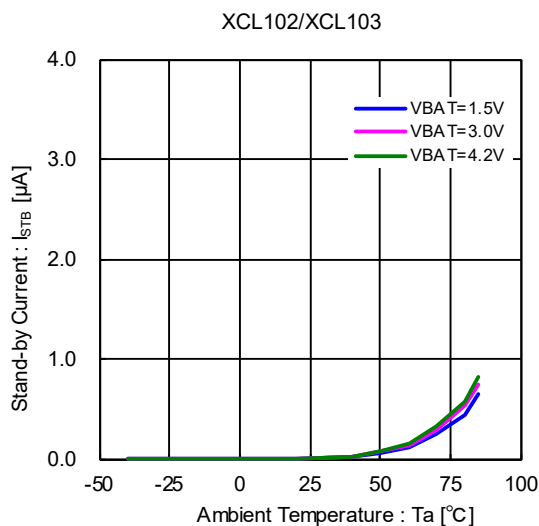
(5) Quiescent Current vs. Input Voltage



(6) Supply Current vs. Input Voltage

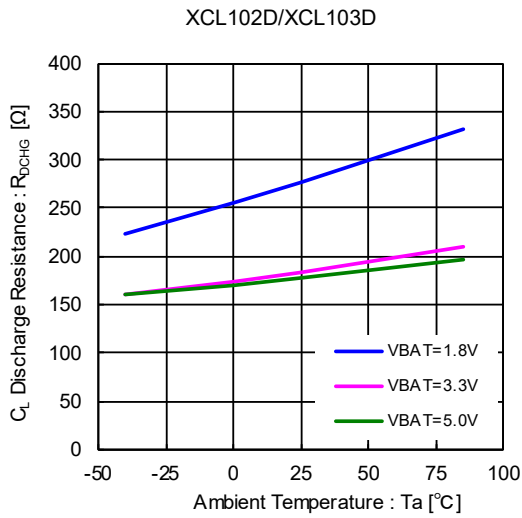


(7) Stand-by Current vs. Ambient Temperature

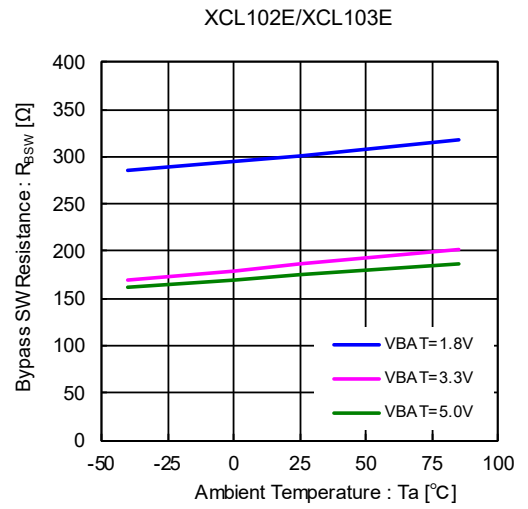


■ 特性例

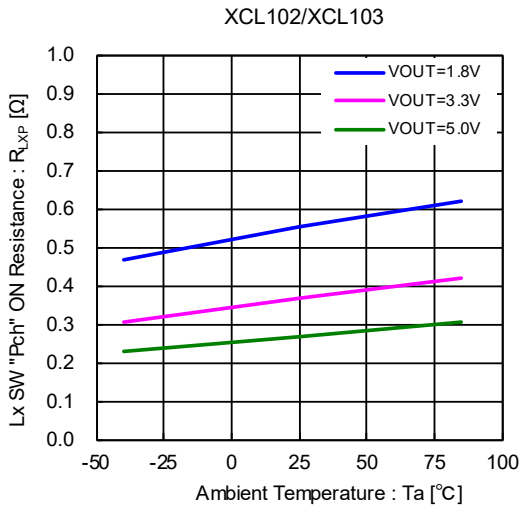
(8) CL Discharge Resistance vs. Ambient Temperature



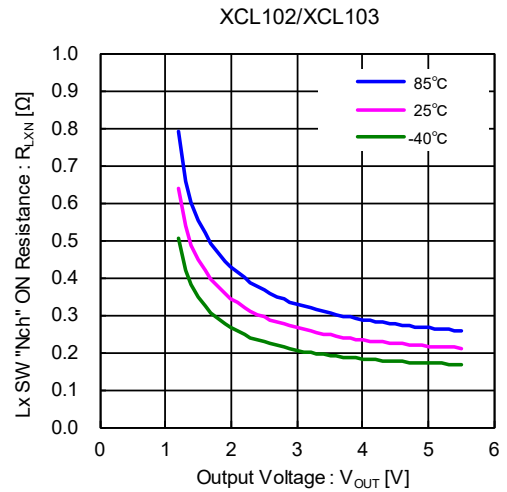
(9) Bypass SW Resistance vs. Ambient



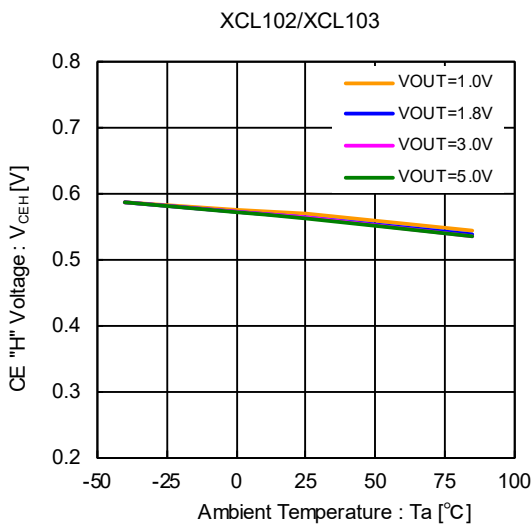
(10) Lx SW "Pch" ON Resistance vs. Ambient Temperature



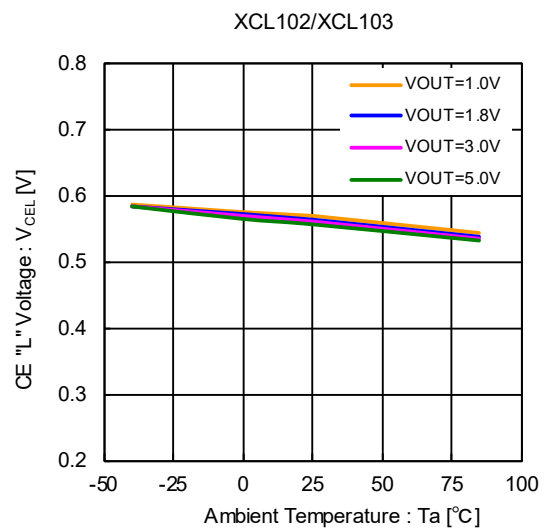
(11) Lx SW "Nch" ON Resistance vs. Output Voltage



(12) CE "H" Voltage vs. Ambient Temperature



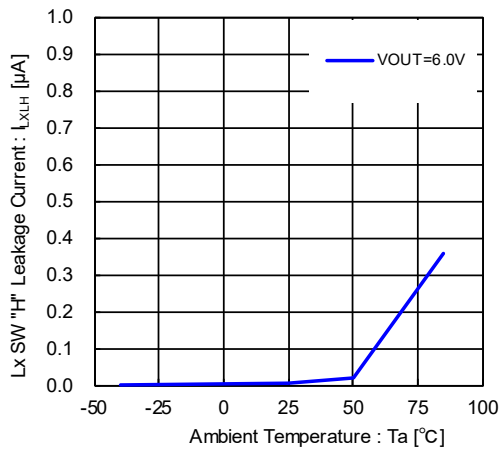
(13) CE "L" Voltage vs. Ambient Temperature



■ 特性例

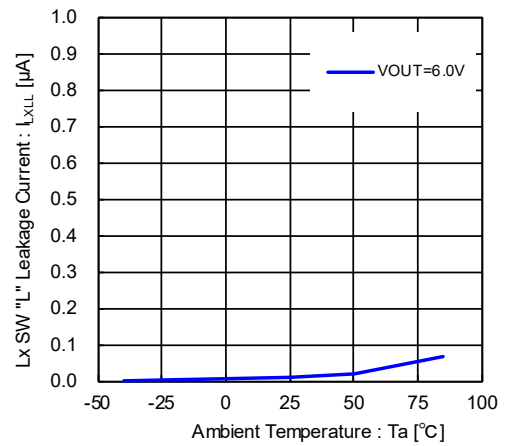
(14) Lx SW "H" Leakage Current vs. Ambient temperature

XCL102/XCL103



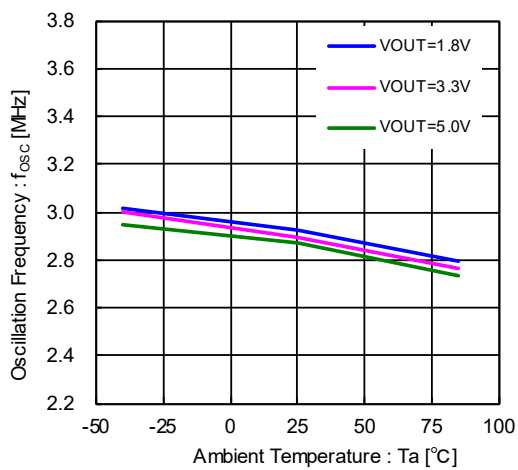
(15) Lx SW "L" Leakage Current vs. Ambient temperature

XCL102/XCL103



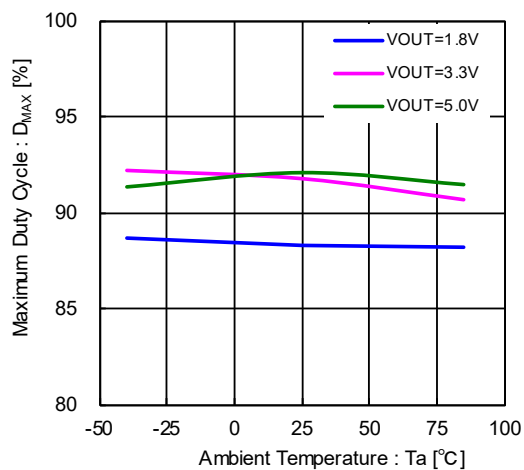
(16) Oscillation Frequency vs. Ambient temperature

XCL102/XCL103

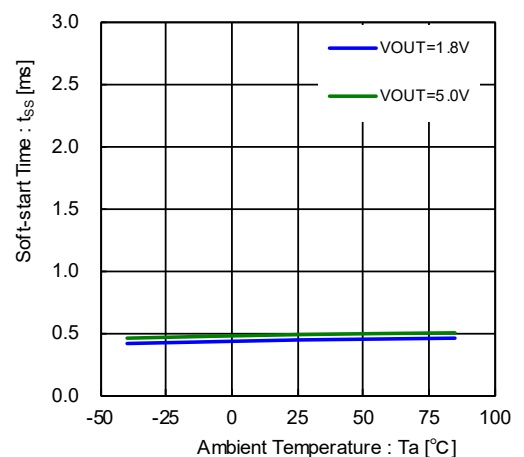


(17) Maximum Duty Cycle vs. Ambient temperature

XCL102/XCL103



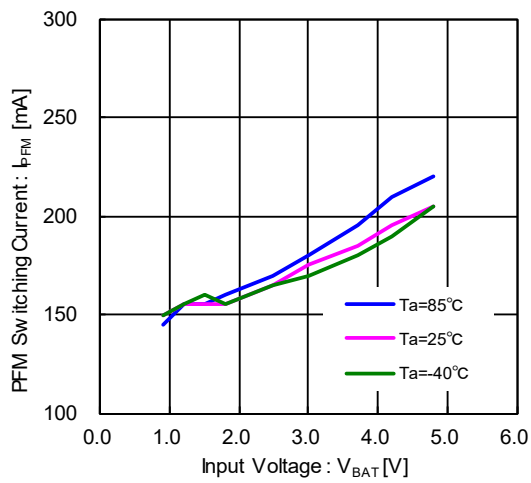
(18) Soft-Start Time vs. Ambient temperature



■ 特性例

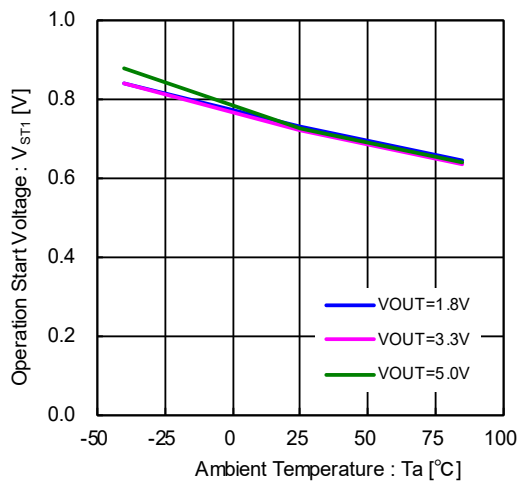
(19) PFM Switching Current vs. Input Voltage

XCL102D/XCL103D

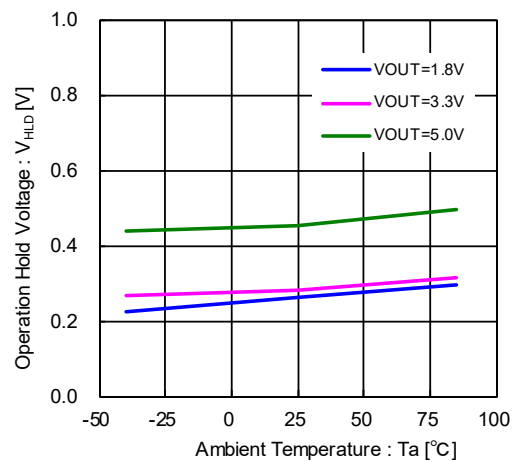


(20) Operation Start Voltage vs. Ambient temperature

XCL102/XCL103

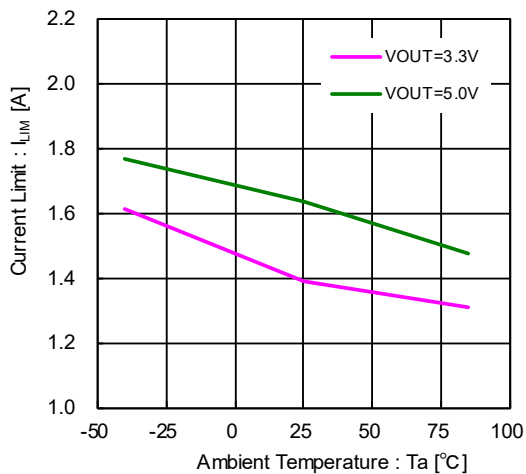


(21) Operation Hold Voltage vs. Ambient temperature



(22) Current Limit vs. Ambient temperature

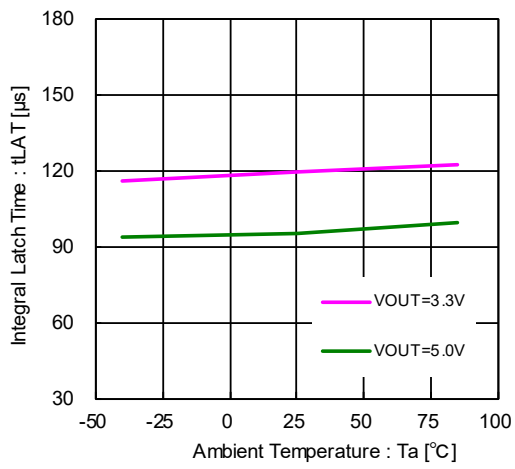
XCL102/XCL103



■ 特性例

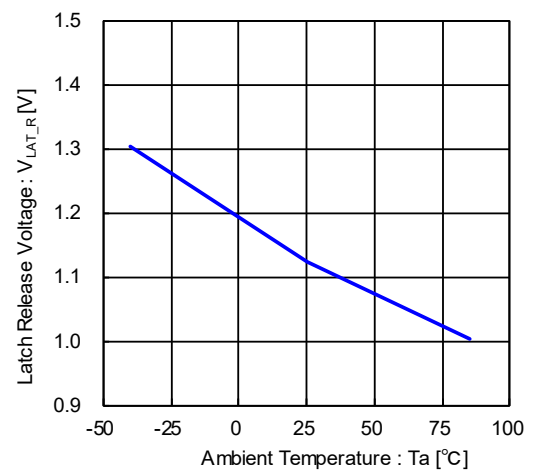
(23) Integral Latch Time vs. Ambient temperature

XCL102/XCL103



(24) Latch Release Voltage vs. Ambient temperature

XCL102/XCL103



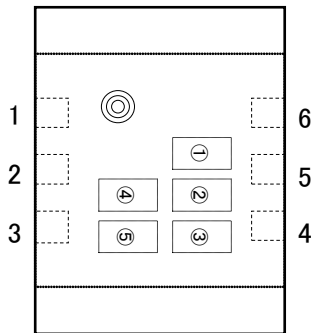
■ パッケージインフォメーション

最新のパッケージ情報については www.torex.co.jp/technical-support/packages/ をご覧ください。

PACKAGE	OUTLINE / LAND PATTERN	THERMAL CHARACTERISTICS
CL-2025-02	CL-2025-02 PKG	CL-2025-02 Power Dissipation

■マーキング

●CL-2025-02



マーク① 製品番号を表す。

シンボル	品名表記例
2	XCL102*****-G
3	XCL103*****-G

マーク② タイプと出力電圧の整数部を表す。

シンボル	タイプ	出力電圧 (V)	発振周波数 (MHz)	品名表記例
2	D	2.x	3.0	XCL102/3D2*3**-G
3		3.x		XCL102/3D3*3**-G
4		4.x		XCL102/3D4*3**-G
5		5.x		XCL102/3D5*3**-G
C	E	2.x	3.0	XCL102/3E2*3**-G
D		3.x		XCL102/3E3*3**-G
E		4.x		XCL102/3E4*3**-G
F		5.x		XCL102/3E5*3**-G

マーク③ 出力電圧の小数部を表す。

出力電圧 (V)	シンボル	品名表記例
X.0	0	XCL102/3**03**-G
X.1	1	XCL102/3**13**-G
X.2	2	XCL102/3**23**-G
X.3	3	XCL102/3**33**-G
X.4	4	XCL102/3**43**-G
X.5	5	XCL102/3**53**-G
X.6	6	XCL102/3**63**-G
X.7	7	XCL102/3**73**-G
X.8	8	XCL102/3**83**-G
X.9	9	XCL102/3**93**-G

マーク④,⑤ 製造ロットを表す。

01~09、0A~0Z、11~9Z、A1~A9、AA~AZ、B1~ZZ を順番とする。
(但し、G、I、J、O、Q、W は除く。反転文字は使用しない。)

1. 本データシートに記載された内容(製品仕様、特性、データ等)は、改善のために予告なしに変更することがあります。製品のご使用にあたっては、その最新情報を当社または当社代理店へお問い合わせ下さい。
2. 本データシートに記載された内容は、製品の代表的動作及び特性を説明するものでありそれらの使用に関連して発生した第三者の知的財産権の侵害などに関し当社は一切その責任を負いません。又その使用に際して当社及び第三者の知的財産権の実施許諾を行うものではありません。
3. 本データシートに記載された製品或いは内容の情報を海外へ持ち出される際には、「外国為替及び外国貿易法」その他適用がある輸出関連法令を遵守し、必要な手続きを行って下さい。
4. 本製品は、1)原子力制御機器、2)航空宇宙機器、3)医療機器、4)車両・その他輸送機器、5)各種安全装置及び燃焼制御装置等々のように、その機器が生命、身体、財産等へ重大な損害を及ぼす可能性があるような非常に高い信頼性を要求される用途に使用されることを意図しておりません。これらの用途への使用は当社の事前の書面による承諾なしに使用しないで下さい。
5. 当社は製品の品質及び信頼性の向上に努めておりますが、半導体製品はある確率で故障が発生します。故障のために生じる人身事故、財産への損害を防ぐためにも設計上のフェールセーフ、冗長設計及び延焼対策にご留意をお願いします。
6. 本データシートに記載された製品には耐放射線設計はなされていません。
7. 保証値を超えた使用、誤った使用、不適切な使用等に起因する損害については、当社では責任を負いかねますので、ご了承下さい。
8. 本データシートに記載された内容を当社の事前の書面による承諾なしに転載、複製することは、固くお断りします。

トレックス・セミコンダクター株式会社